

Projetos Digitais e Microprocessadores

Depto. de Informática - UFPR

Profa. Michele Nogueira

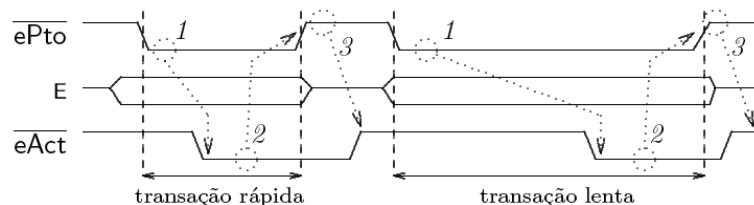
- Terceira Lista de Exercícios -

Semestre 2/2012

Data de entrega: dia 05/02/2013 no horário de aula.

A lista deve ser entregue em formato impresso.

1) [20 pontos] O diagrama de tempos abaixo mostra o comportamento dos sinais da interface assíncrona entre um computador e um periférico, numa transação rápida e numa lenta. Os sinais $\overline{ePto}$ e E são emitidos pelo mestre, e $eAct$ é emitido pelo escravo. Projete as máquinas de estado do circuito que inicia uma transação (mestre) e do circuito que aceita uma transação iniciada pelo mestre (escravo). Mostre como implementar a máquina de estados do escravo, com flip-flops do tipo D.



2) [35 pontos] Projete um circuito que executa a divisão inteira de dois números positivos de 8 bits. Este circuito deve implementar a divisão por subtrações repetidas. Seu projeto deve conter o circuito de dados e a máquina de estados que controla o circuito de dados, além de uma descrição textual breve da operação do circuito, que é especificado abaixo. Cada uma das variáveis de 8 bits deve ser implementada como um registrador: $ddndo$ e $dvsor$ são carregados pelo sinal de entrada da interface externa *inicia*, e os valores finais do quociente e do resto são disponibilizados nos registradores *quoc* e *resto* quando o sinal *pronto* for ativado pela máquina de estados que controla o divisor.

$$\begin{aligned}
 & inicia, pronto : \mathbb{B} \\
 & ddndo, dvsor : \mathbb{B}_8 \\
 & quoc, resto : \mathbb{B}_8 \\
 & div8 : \beta \times (\beta_8 \times \beta_8) \mapsto (\beta_8 \times \beta_8) \times \beta \\
 & div8(inicia, ddndo, dvsor, quoc, resto, pronto) \equiv \\
 & \quad inicia \wedge [pronto \Rightarrow (ddndo = (dvsor \cdot quoc) + resto)]
 \end{aligned} \tag{1}$$

3) [25 pontos] A medida em que cresce a densidade dos CIs de memória, maior é a probabilidade de ocorrerem erros internos ao CI de memória (inversão dos bits armazenados). Usando paridade, projete um circuito que seja capaz de detectar a ocorrência de um bit em erro em uma memória. O CI de memória tem largura de 9 bits, mas o processador acessa a memória em palavras de 8 bits.

Note que o intervalo entre a escrita em um certo endereço da memória, e a leitura do conteúdo deste mesmo endereço é arbitrariamente longo.

4) [20 pontos] Projete um microcontrolador que funciona como um “segredo eletrônico”. Ou seja, o microcontrolador espera uma combinação de 5 chaves, ligadas na porta A (RA0 – RA4) da figura abaixo, e, se esta combinação ocorrer, todos os LEDs ligados à porta B (RB0 – RB7) se acendem. Caso contrário, eles permanecem apagados. A combinação deve ser 1-0-1-0-1.

