## CI210 - Projetos Digitais e Microprocessadores Exercícios Práticos em VHDL

Profa. Michele Nogueira - michele@inf.ufpr.br Monitor: Leonardo Melniski - leomelniski@gmail.com

<sup>1</sup>Departamento de Informática - NR2/UFPR

Data de Entrega: 13 de dezembro de 2012, às 15hs (Não serão aceitos trabalhos fora deste prazo!)

## A lista pode ser feita individualmente ou em dupla e deve ser faita em VHDL.

- 1. Implemente em VHDL um circuito combinacional que computa a paridade par de uma palavra de quatro bits. O bit de paridade deve ser gerado de tal forma que o número de bits em 1 no quinteto seja par. Use um decodi cador ou um seletor, além de outros componentes que julgar necessário. Você também deve implementar uma forma de testar sua implementação. (Vale no máximo 25 pontos)
- 2. Um amigo gostaria que você criasse um "olho eletrônico" para usar como um dispositivo de segurança falso. O dispositivo consiste em três luzes alinhadas em fileira, controladas pelas saídas Left, Middle e Right que, se ativadas, indicam que uma luz deve estar acesa. Somente uma luz está acesa de cada vez, e a luz "move" da esquerda para a direita e depois da direita para a esquerda, assustando assim quaisquer ladrões que acreditem que o dispositivo está monitorando sua atividade. Implemente em VHDL a máquina de estados finitos utilizada para especificar o olho eletrônico. Observe que a velocidade do movimento do olho será controlada pela velocidade do clock (que não deverá ser muito grande) e que existem basicamente duas entradas. Você também deve implementar uma forma de testar sua implementação. (Vale no máximo 25 pontos)
- 3. Um *código de Gray* é uma seqüência de números binários com a propriedade de que não mais do que uma mudança de bit ocorra de um elemento da seqüência para outro. Por exemplo, aqui está o código de Gray com 3 bits: 000, 001, 011, 010, 110, 111, 101 e 100. Usando três flip-flops D, implemente em VHDL um contador para o código de Gray de 3 bits que tenha duas entradas: reset, que zera o contador e inc, que faz o contador passar para o próximo valor na seqüência. Observe que o código é cíclico, de modo que o valor após 100 na seqüência é 000. Você também deve implementar uma forma de testar sua implementação. (Vale no máximo 25 pontos)
- 4. Implemente em VHDL uma máquina de estados que recebe uma sequência de quatro bits em sua entrada *ent*, os copia na saída *sai* e insere um bit de paridade par na sequência de saída, a cada quatro bits recebidos. Seu projeto deve conter um diagrama de estados, as funções de próximo estado e de saída, bem como a implementação destas funções com flip-flops do tipo D. Você também deve implementar uma forma de testar sua implementação. (Vale no máximo 25 pontos)

**Observação:** A fim de ajudá-lo na implementação de máquinas de estado em VHDL, veja o tutorial: http://vhdlguru.blogspot.com/2010/04/how-to-implement-state-machines-in-vhdl.html

Orientações para a entrega dos exercícios práticos: A entrega dessa lista não é obrigatória. Entretanto, para entregá-la você deve criar um arquivo .zip ou .tar contendo os arquivos usados por você para implementar as respostas das questões e para testar. Você pode adicionar também um arquivo chamado README.txt descrevendo os passos que temos de seguir para compilar e executar um teste das suas implementações. O nome do arquivo deve ser o número do seu GRR. Por exemplo: GRR<substitua essa parte pelo número do seu GRR>.tar ou GRR<substitua essa parte pelo número do seu GRR>.zip. Envie até a data de entrega definida acima o arquivo compactado para ci210.projetos2012@gmail.com e no campo assunto da sua mensagem você deve colocar: [CI210] Exercício Prático.

**Considerações finais:** A aula do dia 06 de Dezembro não poderá ser realizada no laboratório devido à reforma nos laboratórios do DINF. Desta forma, vocês terão a aula do dia 06 de Dezembro para realizar os exercícios práticos em casa ou em qualquer outro ambiente que tenham acesso ao computador. A presença não será cobrada nesse dia.